

(10)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-237942

(43)Date of publication of application : 09.09.1997

(51)Int.Cl.

H01S 3/18
H01L 27/15
H04B 10/28
H04B 10/02

(21)Application number : 08-341120

(71)Applicant : HITACHI LTD

(22)Date of filing : 20.12.1996

(72)Inventor : KONDO MASAHIKO
NISHIMURA SHINJI
SHINODA KAZUNORI
UOMI KAZUHISA

(30)Priority

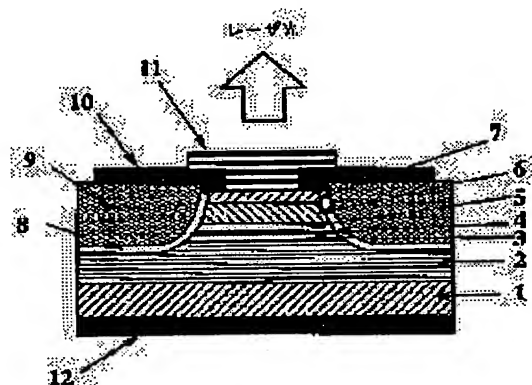
Priority number : 07340520 Priority date : 27.12.1995 Priority country : JP

(54) SURFACE LIGHT EMITTING SEMICONDUCTOR LASER, OPTICAL TRANSMISSION/RECEPTION MODULE USING THE LASER AND PARALLEL INFORMATION PROCESSOR USING THE LASER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a surface light emitting semiconductor laser containing a reflector that achieves high reflectance with a smaller number of laminations, and further, in a practical long-wave-band.

SOLUTION: Gallium arsenide is used for material of a substrate 1, and a semiconductor multilayer film reflector 2 is formed between the substrate and an active layer 4. Aluminum, indium and phosphorus mainly constitute the low-refractive-index layer of the semiconductor multilayer film reflector 2, and the lattice of the low-refractive-index layer matches that of the substrate. Gallium, indium, nitrogen and arsenic are the elements mainly constituting the high-refractive-index layer of the reflector 2. Gallium arsenide is used for a substrate 1. Gallium, indium, nitrogen and arsenic mainly constitute an active layer 4 formed on the substrate. A semiconductor multilayer film reflector 2, the lattice of which matches that of the substrate 1, is placed between the active layer 4 and the substrate 1. This makes it possible to use the laser over a wide range of optical application systems, including optical transmission/reception modules (optical interconnection devices), parallel information processors, and optical fiber communication systems.



LEGAL STATUS

[Date of request for examination]

26.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237942

(43) 公開日 平成9年(1997)9月9日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 27/15			H 0 1 L 27/15	B
H 0 4 B 10/28			H 0 4 B 9/00	W
10/02				

審査請求 未請求 請求項の数14 O L (全 12 頁)

(21) 出願番号 特願平8-341120

(22) 出願日 平成8年(1996)12月20日

(31) 優先権主張番号 特願平7-340520

(32) 優先日 平7(1995)12月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 近藤 正彦

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 西村 信治

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 篠田 和典

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 蔭田 利幸

最終頁に続く

(54) 【発明の名称】 面発光半導体レーザ、当該レーザを用いた光送受信モジュール及び当該レーザを用いた並列情報処理装置

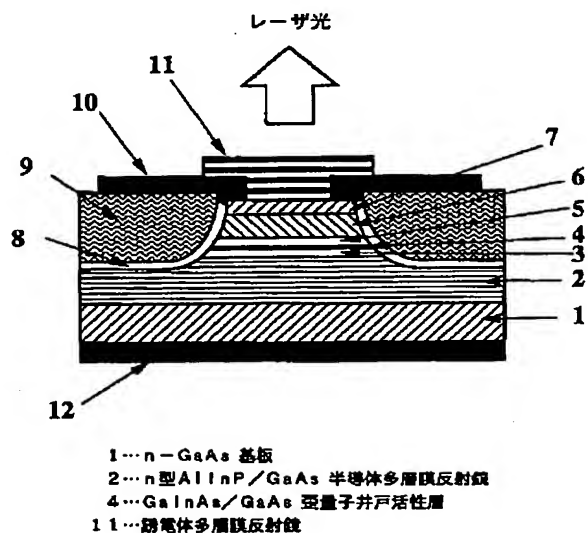
(57) 【要約】 (修正有)

【課題】 少ない積層数で高反射率を得ることができる反射鏡を備えた新規な面発光半導体レーザを提供する。更に、実用的な長波長帯面発光半導体レーザを提供する。

【解決手段】 基板1にGaAsを用い、同基板と活性層4の間に形成した半導体多層膜反射鏡2の低屈折率層を構成する主たる元素をAl、In及びPとし、同屈折率層を基板と格子整合させる。反射鏡の高屈折率層を構成する主たる元素をGa、In、N及びAsとする。基板にGaAsを用い、同基板上に形成した活性層を構成する主たる元素をGa、In、N及びAsとし、活性層4と基板1の間に基板と格子整合する半導体多層膜反射鏡2を配置する。

【効果】 光送受信モジュール(光インタコネクション装置)、並列情報処理装置及び光ファイバ通信システムなどの光応用システムに広く利用可能である。

図 2



【特許請求の範囲】

【請求項1】結晶基板上部に光を発生する活性層と、当該活性層から発生した光からレーザ光を得るために活性層の上部及び下部を上部反射鏡と基板側の下部反射鏡で挟んだ共振器とを有し、結晶基板面に垂直にレーザ光を放射する面発光半導体レーザにおいて、前記結晶基板は、GaAs基板であり、少なくとも一方の反射鏡は、前記GaAs基板に格子整合する低屈折率半導体層と前記GaAs基板に格子整合する高屈折率半導体層とを交互に積層してなる半導体多層膜を含めて構成され、当該低屈折率半導体層は、主たる元素がアルミニウム、インジウム及び燐の材料からなることを特徴とする面発光半導体レーザ。

【請求項2】結晶基板上部に光を発生する活性層と、当該活性層から発生した光からレーザ光を得るために活性層の上部及び下部を上部反射鏡と基板側の下部反射鏡で挟んだ共振器とを有し、結晶基板面に垂直にレーザ光を放射する面発光半導体レーザにおいて、少なくとも一方の反射鏡は、低屈折率の半導体層と高屈折率の半導体層とを交互に積層してなる半導体多層膜をもって構成され、当該高屈折率半導体層は、主たる元素がガリウム、インジウム、窒素及び砒素の材料からなることを特徴とする面発光半導体レーザ。

【請求項3】前記高屈折率半導体層は、主たる元素がガリウム、インジウム、窒素及び砒素の材料からなることを特徴とする請求項1に記載の面発光半導体レーザ。

【請求項4】前記半導体多層膜は、p型の導電性を与える不純物が混入していることを特徴とする請求項2又は請求項3に記載の面発光半導体レーザ。

【請求項5】前記半導体多層膜をもって構成される反射鏡は、低屈折率半導体層と高屈折率半導体層の積層数が30対以下であることを特徴とする請求項3に記載の面発光半導体レーザ。

【請求項6】結晶基板上部に光を発生する活性層と、当該活性層から発生した光からレーザ光を得るために活性層の上部及び下部を上部反射鏡と基板側の下部反射鏡で挟んだ共振器とを有し、結晶基板面に垂直にレーザ光を放射する面発光半導体レーザにおいて、前記結晶基板はGaAs基板であり、少なくとも一方の反射鏡は、当該GaAs基板に格子整合する低屈折率半導体層と、当該GaAs基板に格子整合する高屈折率半導体層とを交互に積層してなる半導体多層膜をもって構成され、前記活性層は、主たる元素がガリウム、インジウム、窒素及び砒素の材料からなることを特徴とする面発光半導体レーザ。

【請求項7】前記レーザ光の波長が0.85 μ mよりも長く、赤外線の波長範囲にあることを特徴とする請求項6に記載の面発光半導体レーザ。

【請求項8】前記レーザ光の波長が1.3 μ m帯又は1.55 μ m帯のいずれかであることを特徴とする請求

項7に記載の面発光半導体レーザ。

【請求項9】前記活性層と前記反射鏡の半導体多層膜とを含む半導体部分は、他の半導体素子と同一の結晶基板上に集積されていることを特徴とする請求項1～請求項8のいずれかに記載の面発光半導体レーザ。

【請求項10】前記活性層と前記反射鏡の半導体多層膜とを含む半導体部分を化学線エビタキシ法、分子線エビタキシ法又は有機金属気相エビタキシ法のいずれかにより作製することを特徴とする請求項1～請求項9のいずれかに記載の面発光半導体レーザの製造方法。

【請求項11】請求項1～請求項9のいずれかに記載の面発光半導体レーザを光源として備えたことを特徴とする光送信モジュール。

【請求項12】請求項1～請求項9のいずれかに記載の面発光半導体レーザを光源として備えたことを特徴とする並列情報処理装置。

【請求項13】請求項1～請求項9のいずれかに記載の面発光半導体レーザを光源として備えたことを特徴とする光ファイバ通信システム。

【請求項14】請求項1～請求項9のいずれかに記載の面発光半導体レーザを光源として備えたことを特徴とする光送受信モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、面発光型の半導体レーザ、特に、民生用等一般用に適用して好適な面発光半導体レーザに関する。

【0002】

【従来の技術】面発光半導体レーザは、基板の表面から垂直方向にレーザ光を放射するので2次元並列集積が可能であり、更に、その出力光の広がり角が比較的狭い（10度前後）ので光ファイバとの結合が容易であるほか、素子の検査が容易であるという特徴を有している。そのため、特に、並列伝送型的光送信モジュール（光インタコネクション装置）を構成するのに適した素子として開発が盛んに行なわれている。光インタコネクション装置の当面の応用対象は、コンピュータ等の筐体間やボード間の並列接続のほか、短距離の光ファイバ通信であるが、将来の期待される応用として大規模なコンピュータ・ネットワークや長距離大容量通信の幹線系がある。

【0003】一般に、面発光半導体レーザは、GaAs又はGaInAsからなる活性層と、当該活性層を上下に挟んで配置された上部の反射鏡と基板側の下部の反射鏡からなる光共振器をもって構成するのが普通であるが、端面発光型半導体レーザの場合に比較して光共振器の長さが著しく短いため、反射鏡の反射率を極めて高い値（99%以上）に設定することによってレーザ発振を起こし易くする必要がある。このため、通常は、AlAsからなる低屈折率材料とGaAsからなる高屈折率材料を1/4波長の周期で交互に積層することによって形成し

た多層膜反射鏡が使用されている。

【0004】反射率は、積層数を増やすことによって大きくすることができるので、30対〜40対に及ぶ積層数が採用される場合が多い。しかし、このように積層数が多いと、多層膜反射鏡の作製が難しくなって素子の歩留まりが悪くなるほか、直列抵抗が増大して消費電力が増える問題があり、更に、面発光半導体レーザの高さが増大する結果、電気配線が困難になり、レーザ駆動用トランジスタ等の他の半導体素子との集積が難しくなる。従って、積層数は、できるだけ少ないことが望ましい。

積層数の低減は、低屈折率層と高屈折率層との間の屈折率差を大きくすることによって達成することができる。【0005】従って、大きい屈折率差が得られる材料の選択が重要である。しかし、合わせて、転移の発生を抑える観点から、基板と格子整合している材料を選ぶ必要がある。このような両面を満たす材料は現状では少ない。例えば、基板材料のなかでGaAs基板は、良質の結晶を得ることが容易であるとともに同基板上に形成される半導体レーザの温度特性が安定しており、一般用に広く用いられているが、このGaAs基板に格子整合する材料は、現状では、低屈折率材料として前記AlAs、高屈折率材料として前記GaAsがある程度である。

【0006】一方、最近、格子整合していない材料を採用し、基板と反射鏡の間にバッファ層を設けることによって格子不整合に伴う問題を緩和する提案がなされた（特開平6-132605号公報参照）。同例では、低屈折率層にAlInPを採用し、高屈折率層にInGaAsPを採用している。いずれも基板と格子整合していない材料である。しかし、屈折率層の各層の厚さが波長の1/4に固定され、臨界膜厚（10nm前後）よりも著しく厚いので、格子不整合の影響を避けることができず、結晶欠陥を発生し易い問題点があった。

【0007】次に、一般に積層数の問題は、レーザ波長が1.3μm帯や1.55μm帯である場合に特に大きい。このような長波長帯レーザの場合には専ら、基板にInPが用いられ、活性層にInGaAsPが用いられるが、基板のInPの格子定数が大きく、これに整合する反射鏡材料では屈折率差が大きく取れず、従って積層数を40対以上とする必要があった。一方、InP基板上に形成される半導体レーザには、別の問題として、温度によって特性が大きく変化する点がある。そのため、温度を一定にする装置を付加して使用する必要があり、民生用等一般用に供することが困難であった。このような積層数と温度特性の問題から、実用的な長波長帯面発光半導体は、未だ実用化されるに至っていない。

【0008】

【発明が解決しようとする課題】本発明の目的は、従来技術の前記問題点を解決し、少ない積層数で高反射率を得ることができる反射鏡を備えた新規な面発光半導体レーザを提供することであり、更に、実用的な長波長帯面

発光半導体レーザを提供することにある。

【0009】

【課題を解決するための手段】AlInPは、Inの組成割合を低くしてGaAs基板と格子整合を取るようにすることが可能であり、そのような状態のAlInPの屈折率を特性分析によって調べた結果、従来材料よりも低い屈折率を得ることができることが判明した。調査結果を図1の左側に示す。

【0010】本発明は、このような研究成果に基づいてなされたものであり、その最大の特徴とするところは、GaAs基板を用い、基板側の下部上部のうち少なくとも一方の反射鏡の低屈折率層に同基板と格子整合が取れるAlInPからなる半導体層を用いた点にある。なお、高屈折率層も同基板と格子整合が取れる半導体層とする。その結果、従来よりも大きい屈折率差を得ることができる。この大きい屈折率差によって少ない積層数で高反射率の多層膜反射鏡を実現することができる。基板と格子整合が取れる上記の半導体層を下部反射鏡に用いることによって転位の発生を回避することが可能となることは言うまでもないが、同半導体層を上部反射鏡に用いる場合にも、基板と上部反射鏡の間の活性層やクラッド層に対して基板との格子整合についての関係付けが行なわれるので転位発生回避の効果を得ることができる。なお、屈折率が大きく変わらない範囲でAlInPに他の元素を添加することが可能である。

【0011】次に、窒素がIII-V族材料の屈折率に変化を与える点に着目し、特性分析によってその屈折率を調べた結果、GaInNAsが従来材料よりも高い屈折率を持つ材料であることが判明した。調査結果を図1の右側に示す。

【0012】本発明の別の特徴は、このような研究成果に基づくものであり、下部上部のうち少なくとも一方の反射鏡の高屈折率層にGaInNAsからなる半導体層を用いた点にある。その結果、従来よりも大きい屈折率差を得ることができる。この大きい屈折率差によって、少ない積層数で高反射率の多層膜反射鏡を実現することができる。なお、屈折率が大きく変わらない範囲でGaInNAsに他の元素を添加することが可能である。

【0013】以上の結果から、言うまでもなく、反射鏡の低屈折率層に前記AlInP半導体層を採用した場合、高屈折率層に前記GaInNAs半導体層を採用することによって、一層大きい屈折率差を得ることが可能である。

【0014】更に、GaInNAsは、そのN（窒素）組成を増加させることによってP型半導体多層膜反射鏡の直列抵抗を低減することができる（面発光レーザでは、有効質量の大きいP型半導体での抵抗が問題となる）。直列抵抗は、価電子帯のバンド不連続の減少に伴って下がる。N組成を増加させると、価電子帯頂上のエネルギーが低下するので、高屈折率層と低屈折率層との間のへ

テロ界面における価電子帯のバンド不連続が減少する。具体的に示すと、 AlAs/GaAs 系半導体多層膜反射鏡では価電子帯のバンド不連続が600 meV程度になるが、 $\text{AlInP}/\text{GaInNAs}$ 系半導体多層膜反射鏡では、所定のN組成割合とすることによって価電子帯のバンド不連続を400 meV程度に下げることができる。直列抵抗は、価電子帯のバンド不連続の大きさの指数関数で決まるので、1ヘテロ界面での直列抵抗は、約1/5に減少する。従って、p型の半導体多層膜反射鏡では、積層数の低減と相まって直列抵抗が大幅に減少する。

【0015】次に、 GaInNAs を活性層の材料としてみると、N組成を増加させて行くに従ってバンドギャップ(禁制帯幅)が1.4 eVから0 eVへ向かって低下するので、0.85 μm よりも長い波長を発光する材料として用いることが可能である。しかもGaAs基板と格子整合が可能なので、1.3 μm 帯及び1.55 μm 帯の長波長帯面発光半導体レーザのための材料として好ましい。尤も、同 GaInNAs をGaAs基板と組み合わせる端面発光型半導体レーザに用いる提案が既になされている(特開平7-154023号公報、特開平7-162097号公報及び特開平8-195522号公報参照)。しかし、同提案は、面発光型について言及していない。

【0016】一方、特開平7-297476号公報は、 InGaIn の活性層を有する面発光型の半導体レーザを開示する。この公報には、GaInとInAlInとを交互に積層して形成されたブラッグ反射鏡を有する半導体レーザが開示されている。しかし、この公報が開示する InGaIn 、GaIn、及びInAlInの各半導体結晶は、同公報の図3に示されるように六方晶系のウルツ鉱型構造を有する。従って、この公報が開示された技術に基づいて、立方晶系の閃亜鉛鉱型構造を有し且つ構成元素としてNを含むIII-V族化合物半導体層からなる活性層を有する半導体レーザを実現することは不可能である。その理由は、相互の結晶構造が本質的に異なるためである。

【0017】本発明者は、反射鏡としてGaAs基板に格子整合する半導体多層膜を用いることによってGaAs基板及び GaInNAs からなる活性層を採用した面発光型半導体レーザが実現可能であることに着目した。本発明の更に別の特徴は、このような知見に基づくものである。即ち、本発明の更に別の半導体レーザは、GaAs基板と、同基板に格子整合する低屈折率の半導体層及び同基板に格子整合する高屈折率の半導体層を交互に積層してなる反射鏡と、 GaInNAs からなる活性層とを少なくとも用いて構成され、かつ、同反射鏡が上部下部のうちの少なくとも一方に配置される。その結果、低屈折率層、高屈折率層及び活性層のいずれをもGaAs基板と格子整合している状態で使用可能となるので、結晶欠陥の生じない安定した実用的長波長帯面発光半導体レ

ーザを実現することができる。

【0018】この活性層の構造は、発光領域(光学的活性領域)を井戸層と同井戸層よりも禁制帯幅が広い障壁層とで構成する量子井戸構造の井戸層に適用してもよい。以上に述べた本発明の半導体レーザ装置の望ましき一例は、GaAs基板上部に形成され且つ屈折率が互いに異なる2種類の半導体層の積層構造を有する反射鏡領域と、当該反射鏡領域上部に形成された $\text{Ga}_{1-x}\text{In}_x\text{N}_y\text{As}_{1-y}$ からなる活性層とを含めてなり、当該基板、当該反射鏡領域、及び当該活性層のそれぞれが立方晶系の結晶構造(例えば、閃亜鉛鉱型構造等)を有することに特徴づけられる。そして、活性層の GaInNAs のGaとInの組成比x及びNとAsの組成比yは、半導体レーザの用途に応じた波長に適するように設定されている($0 \leq x \leq 1$, $0 < y \leq 1$, 望ましくは $0 < x < 1$, $0 < y < 1$)。この例においても、先に本発明の別の特徴の後半で述べた反射鏡構造を当該反射鏡領域に適用することができるため、低屈折率層を $\text{Al}_{1-u}\text{In}_u\text{P}$ で形成しても、また高屈折率層を $\text{Ga}_{1-v}\text{In}_v\text{N}_z\text{As}_{1-z}$ で形成してもよい(望ましくは、 $0 < u < 1$, $0 < v < 1$ 及び $0 < z < 1$)。

【0019】なお、このような長波長帯面発光半導体レーザの多層膜反射鏡に GaInNAs を用いる場合に、レーザ光が多層膜反射鏡に吸収されることを防ぐために、その混成組成を調節して、多層膜反射鏡の GaInNAs のバンドギャップを活性層のバンドギャップよりも大きく設定することが望ましい。

【0020】また、活性層の GaInNAs は、GaAs基板上に作製することが可能であるので、バンドギャップが大きい AlInP 、 AlGaInP 、 GaInP 、 GaInPAs 又は AlGaAs 等の半導体と組み合わせることができる。そのような組み合わせによって、電子の閉じ込めを強くし、室温での漏れ電流を少なくすることができる。このようなバンドギャップが大きい半導体を半導体多層膜反射鏡やクラッド層に用いることによって前記組み合わせを実施し、 GaInNAs を活性層に用いた面発光半導体レーザの室温動作を実現することができる。

【0021】以上に説明した半導体多層膜反射鏡及び活性層は、基板上に安定に結晶成長させることが可能であり、化学線エビタキシ法、分子線エビタキシ法又は有機金属気相エビタキシ法のいずれの手法を用いても作製することができる。

【0022】また、本面発光半導体レーザは、少ない積層数で構成されるので高さを低くすることができる。従って、他の半導体素子と同一基板結晶上に集積することが容易となり、高集積の光送信モジュールを実現することができる。

【0023】以上、半導体による多層膜反射鏡について説明したが、下部上部の反射鏡とも半導体多層膜反射鏡で構成することが可能であるほか、一方を誘電体による

10

20

30

40

50

多層膜反射鏡とすることが可能である。例えば、下部反射鏡を半導体多層膜反射鏡で構成する場合、上部反射鏡を誘電体多層膜反射鏡とすることが可能である。

【0024】なお、本発明で言う「格子整合を取る」は、格子不整合転位の発生を抑制するためであり、それが実現されている場合は、微量の格子不整合があっても差し支えない。例えば、格子不整合度は、 $\pm 0.5\%$ 以内程度であれば良い。

【0025】

【発明の実施の形態】GaAs基板を用い、基板側の下部反射鏡の低屈折率層に基板と格子整合するAlInP半導体層を用いた面発光半導体レーザにおいて、当該反射鏡の高屈折率層にGaAs半導体層を用い、活性層をGaInAs/GaAs歪量子井戸活性層とした。以上の面発光半導体レーザを 4×4 の二次元に集積してアレイ素子とし、同素子を用いて光送信モジュールを構成した。

【0026】次に、基板側の下部反射鏡の高屈折率層にGaInAs半導体層を用いた面発光半導体レーザにおいて、基板にGaAs基板を用い、同低屈折率層に基板と格子整合するAlInP半導体層を用いた。活性層は、GaInAs/GaInPAs応力補償型量子井戸活性層とした。基板には、面発光半導体レーザを駆動するためのMES-FET型トランジスタ(Metal Semiconductor-Field Effect Transistor)を同時に集積した。

【0027】また、GaAs基板を用い、活性層にGaInAsを用いた面発光半導体レーザにおいて、活性層を基板に格子整合するGaInAs無歪活性層とし、基板に格子整合する低屈折率のGaInP半導体層と基板に格子整合する高屈折率のGaInAs半導体層を交互に積層した反射鏡を活性層と基板の間に配置した。以上の面発光半導体レーザは、室温で発光し、 $1.3 \mu\text{m}$ の発光波長を得た。

【0028】以下、図面に示した幾つかの実施例を参照して更に詳細に説明する。

【0029】

【実施例】

<実施例1>発光波長が $0.98 \mu\text{m}$ 帯のポリイミド埋め込み型面発光半導体レーザを図2に示す。同図において、1は、n-GaAs基板(n不純物濃度 $=1 \times 10^{18} \text{cm}^{-3}$)、2は、n型の半導体多層膜反射鏡(n不純物濃度 $=1 \times 10^{18} \text{cm}^{-3}$)、3はGaAsスペーサ層、4はGaInAs/GaAs歪量子井戸活性層、5はGaAsスペーサ層、6は、GaAs基板に格子整合したp-GaInPクラッド層(p不純物濃度 $=1 \times 10^{18} \text{cm}^{-3}$)、7は、p-GaAsコンタクト層(p不純物濃度 $=1 \times 10^{19} \text{cm}^{-3}$)を示す。

【0030】活性層4には、3層の7nm厚Ga_{0.53}In_{0.47}As井戸層を10nm厚のGaAs障壁層で隔てて実効的に1.27eV(波長: $0.98 \mu\text{m}$)のバンドギャップを持つ歪量子井戸層を用いた。

【0031】半導体多層膜反射鏡2は、半導体中で $1/4$ 波長厚の高屈折率のGaAs層と半導体中で $1/4$ 波長厚の低屈折率のAlInP層を交互に積層した。AlInP層については、基板1と格子整合を取るようAlのIII族元素の中の割合を50%に設定した。反射率を99%以上にするために、反射鏡層の積層数を12対とした。

【0032】化学線エビタキシ装置を用い、 1×10^{-3} Torrの高真空中で半導体の各層2~7を連続して結晶成長させた。なお、結晶成長には、その他に分子線エビタキシ装置や有機金属気相装置を用いることが可能である。III族のアルミニウム(Al)、ガリウム(Ga)及びインジウム(In)の原料には、それぞれ有機金属のアラン、トリエチルガリウム及びトリメチルインジウムを、V族の燐(P)及び砒素(As)の原料には、それぞれフォスフィン及びアルシンを用いた。n型不純物、p型不純物の原料には、それぞれ珪素(Si)及びベリリウム(Be)を用いた。結晶成長の温度は500°Cに設定した。

【0033】次に、化学気相堆積工程とホトレジスト工程により直径 $10 \mu\text{m}$ の円形のSiO₂膜(後の工程で除去するため、図2では図示を省略した)を形成し、これをマスクとしてn型の半導体多層膜反射鏡2の途中までウェットエッチングしてメサ状にする。その後、SiO₂マスクを残したまま化学気相堆積工程によりSiO₂保護層8を形成し、続いてポリイミドを塗布して硬化し、ポリイミド膜9を形成した。

【0034】次に、反応性イオンビームエッチングによりSiO₂マスクが露出するまでポリイミド膜9をエッチングし、メサの上部のSiO₂マスクを除去して平坦な面を得た。その後、リフトオフ法によりリング状のp側電極10を形成し、更にスッパタ蒸着法により誘電体多層膜反射鏡11を形成し、n側電極12を形成した。誘電体多層膜反射鏡11は、誘電体中で $1/4$ 波長厚さの高屈折率のアモルファスSi層と誘電体中で $1/4$ 波長厚さの低屈折率SiO₂層とを交互に積層して作製した。反射率を99%以上にするために積層数を4対とした。

【0035】作製した本面発光半導体レーザに電流を注入したところ、レーザ光が誘電体多層膜反射鏡側から射出され、室温において発振波長は、 $0.98 \mu\text{m}$ であった。本面発光半導体レーザは、潮解性のある材料を用いてないので、10万時間以上の長い素子寿命を有した。

【0036】本実施例では、面発光半導体レーザの誘電体多層膜反射鏡にアモルファスSi層とSiO₂層の材料系を用いたが、誘電体多層膜反射鏡は、高屈折率層と低屈折率層が交互に積層されていれば良いので、SiNとSiO₂、アモルファスSiとSiN、或いはTiO₂とSiO₂等の他の材料系を用いることが可能である。

【0037】以上の面発光半導体レーザを 4×4 の二次元に集積してアレイ素子とした。同アレイ素子と、各レ

ーザを駆動する回路を集積したチップと、光ファイバ束（16本の束）とを組み合わせ、光送信モジュール（光コネクション装置）を構成した。これを図3に示す。図3において、51はレーザアレイ素子、52は、駆動回路53を集積したIC（集積回路）チップ、54は光ファイバ束、55は光コネクタを示す。各面発光半導体レーザは、200Mb/秒の信号を送送する。従ってモジュール全体は、200Mb/秒×16=3.2Gb/秒の信号を送送する。

【0038】上記光送信モジュールの8個を用いてコンピュータ間を結び、並列情報処理装置を構成した。図4に同装置の構成を示す。同図において、61は光送信モジュール、62は、二次元フォトダイオードアレイからなる光受信モジュール、63は光ファイバアレイ、64はコンピュータ、65はコンピュータ64の送信ボード、66は、コンピュータ64の受信ボードを示す。両コンピュータ間で3.2Gb/秒×8=25.6Gb/秒の大容量の信号が伝送される。

【0039】なお、本実施例の面発光半導体レーザは、集積せず単独の素子として用いることもできる。

【0040】＜実施例2＞同一基板上に駆動用のMES-FET型トランジスタを集積した発光波長が0.98μmの円柱型面発光半導体レーザを図5に示す。同図の左側に半導体レーザを示し、右側にトランジスタを示す。同図において、20は半絶縁性のGaAs基板、21は、n-GaAsバッファ層（n不純物濃度=1×10¹⁷cm⁻³）、同図左側において、22はn型半導体多層膜反射鏡（n不純物濃度=1×10¹⁸cm⁻³）、23はGa_{0.52}In_{0.48}P_{0.52}As_{0.48}スベサ層、24は、GaInAs/GaInPAs応力補償型量子井戸活性層、25はGaInPAsスベサ層、26は、p型半導体多層膜反射鏡（p不純物濃度=1×10¹⁹cm⁻³）を示す。バッファ層21は、半導体レーザ部位に加えてトランジスタ部位まで形成した。

【0041】活性層24には、圧縮歪を持つ5層の7nm厚Ga_{0.52}In_{0.48}As井戸層を伸張歪を持つ6nm厚のGa_{0.52}In_{0.48}P_{0.52}As_{0.48}障壁層で隔てて、実効的に1.27eV（波長：0.98μm）のバンドギャップを持つ応力補償型量子井戸活性層を用いた。半導体多層膜反射鏡22及び26は、半導体中で1/4波長厚のGa_{0.52}In_{0.48}N_{0.01}As_{0.99}層と半導体中で1/4波長厚のAl_{0.52}In_{0.48}P層を交互に積層した。両層とも、基板20及びバッファ層21と格子整合を取るよう組成比を設定した。なお、AlInP層のAlのIII族元素の中の割合を50%に設定した。反射率を99%以上にするために各反射鏡層の積層数を11対とした。

【0042】半導体の各層21～26は、分子線エビタキシ装置を用いて1×10⁻⁴Torrの高真空中で連続して結晶成長させた。なお、結晶成長には、その他に化学線エビタキシ装置や有機金属気相エビタキシ装置を用い

ることが可能である。Al、Ga及びInの原料には、それぞれの金属を、P及びAsの原料には、それぞれフォスフィン及びアルシンを、そしてNの原料には、高周波プラズマにより活性化した窒素分子を用いた。窒素分子の活性化は、そのほかにECRプラズマ（Electron Cyclotron Resonance；電子サイクロトロン共鳴）を用いて行なうことができる。n型不純物の原料には、それぞれSi及びCBr₄を用いた。結晶成長の温度を500℃に設定した。

【0043】次に、反応性イオンビームエッチングにより、バッファ層21の表面までエッチングし、図5に示す様に直径5μmの円柱状の発光領域を残した。この後、化学気相堆積工程によりSiO₂保護層27を形成し、p側電極28及びn側電極29を形成し、面発光半導体レーザを作製した。

【0044】次に、図5右側のトランジスタ部分の作製について説明する。初めに、トランジスタの外側の部分を半絶縁性基板20に達するまでエッチングして、素子の分離を行った。この後、ソース電極30、ゲート電極31及びドレイン電極32を形成しMES-FET型トランジスタを完成させた。

【0045】最後に、アルミニウムを蒸着して電気配線33を行なった。配線33は、トランジスタのソース電極30と面発光半導体レーザのp側電極28を結んでい

る。

【0046】本発明の面発光半導体レーザは、多層膜反射鏡の積層数が従来の素子の数分の一なので、素子の高さも従来の素子の数分の一になった。これにより、配線33を均一な厚さで形成することが可能となり、従来の素子で問題となっていた面発光半導体レーザの側面部での断線を回避することができた。その結果、素子の歩留まりを大きく向上させることができた。

【0047】面発光半導体レーザのn側電極29とトランジスタのゲート電極31及びドレイン電極32に対する配線は、従来の配線技術で容易に形成できる。これらの配線は、図5では簡略化して示した。

【0048】次に、本集積回路の動作について説明する。ドレイン電極32には電圧V_dが印加されると、トランジスタが導通状態のときに、ドレイン電極32からソース電極30に電流が流れる。その結果、配線33を通して面発光半導体レーザに電流が注入され、面発光半導体レーザがレーザ発振する。室温において発振波長が0.98μmのレーザ光が基板側から出射した。ゲート電極31に印加される電圧V_gによってトランジスタの導通/非導通が制御され、レーザに注入される電流が制御される。電流の大きさは、面発光半導体レーザのn側電極29に接続される抵抗Rにより設定される。

【0049】実施した面発光半導体レーザは、潮解性のある材料を用いてないので、1万時間以上の長い素子寿命を有した。また、半導体多層膜反射鏡の積層数を従来

の素子に比べて数分の一にすることができた。更に、p型の反射鏡にGaInNAsを用いたので、半導体多層膜反射鏡の直列抵抗を減らすことができるとともに、半導体レーザの消費電力を下げる事ができた。本半導体レーザとトランジスタを集積して2次元アレイとすることにより、小型の光送信モジュールを構成することができた。同モジュールを並列光情報処理の1つである符号化論理演算システムの光源として利用することができた。

【0050】本実施例では、面発光半導体レーザとMES-FET型トランジスタを集積したが、言うまでもなく抵抗やコンデンサを含む他の半導体素子と集積することが可能である。一方、本実施例で示した面発光半導体レーザは、単独の素子としても用いることができる。

【0051】なお、本実施例で採用したAlInP/GaInNAs系多層膜反射鏡について、積層数と反射率の関係を調べた。図6に、従来のGaInP/GaAs系多層膜反射鏡と比較した結果を示した。多層膜反射鏡での損失が無い場合を実線で、損失が 40 cm^{-1} の場合を破線で示す。初めに、損失が無い場合について説明する。GaInP/GaAs系多層膜反射鏡では、目標の99.5%の反射率を得るのに32対の積層数が必要である。一方、本発明のAlInP/GaInNAs系多層膜反射鏡では13対で達成され、積層数を約1/3に低減することができる。この積層数は、従来の化学的に不安定なAlAs/GaAs系多層膜反射鏡の16対を凌駕している。

【0052】続いて、損失が 40 cm^{-1} の場合について説明する。AlInP/GaInNAs系多層膜反射鏡は15対で99.5%の反射率が得られる。しかし、従来のGaInP/GaAs系多層膜反射鏡では、いくら積層数を増やしても反射率は99.3%で飽和して99.5%に達しない。実際の多層膜反射鏡では、損失が 40 cm^{-1} 程度になることがあり、AlInP/GaInNAs系多層膜反射鏡が積層数の低減と高い反射率の確保に非常に有効であることが判る。

【0053】上記結果は、AlInP及びGaInNAsがGaAs基板に格子整合している場合であるが、格子不整合転位が発生しない範囲で歪層が形成される場合でも同様の効果を得ることができる。また、歪層に対して結晶欠陥が生じないように応力補償を施すことが可能であり、その場合も同様の積層数低減の効果を得ることができる。

【0054】＜実施例3＞波長が $1.3\text{ }\mu\text{m}$ 帯の面発光半導体レーザを図7に示す。同図において、1はn-GaAs基板(n不純物濃度 $=1\times 10^{18}\text{ cm}^{-3}$)、42はn型の半導体多層膜反射鏡(n不純物濃度 $=1\times 10^{18}\text{ cm}^{-3}$)、43はGaAsスペーサ層、44は $\text{Ga}_{0.9}\text{In}_{0.1}\text{N}_{0.01}\text{As}_{0.99}$ 無歪活性層、45はGaAsスペーサ層、46はp-Al $_{0.9}\text{Ga}_{0.1}\text{As}$ クラッド層(p不純物濃度 $=1\times 10^{18}\text{ cm}^{-3}$)、47はp-GaAsコンタ

クト層(p不純物濃度 $=1\times 10^{18}\text{ cm}^{-3}$)を示す。

【0055】活性層44には、GaAs基板1と格子整合し、波長 $1.3\text{ }\mu\text{m}$ に対して 0.95 eV のバンドギャップを持つノンドープのGaInNAs層を用いた。半導体多層膜反射鏡42は、半導体中で1/4波長厚の高屈折率の $\text{Ga}_{0.9}\text{In}_{0.1}\text{N}_{0.01}\text{As}_{0.99}$ 層と半導体中で1/4波長厚の低屈折率の $\text{Ga}_{0.9}\text{In}_{0.1}\text{P}$ 層を交互に積層した。両層とも、基板1と格子整合を取るよう組成比を設定した。反射率を99%以上にするために反射鏡42の積層数を27対とした。

【0056】半導体の各層42～47は、有機金属気相エビタキシ装置を用いて連続して $1\times 10^{-3}\text{ Torr}$ の低真空中で結晶成長させた。なお、結晶成長にはその他に化学線エビタキシ装置や分子線エビタキシ装置を用いることが可能である。Ga及びInの原料には、それぞれトリメチルガリウム及びトリメチルインジウムを、P及びAsの原料には、それぞれフォスフィン及びアルシンを、そしてNの原料には、タシャリブチルアミンを用いた。n型不純物の原料には、それぞれジシラン及びジメチルジシランを用いた。結晶成長の温度を 600°C に設定した。

【0057】次に、化学気相堆積工程とホトレジスト工程により直径 $10\text{ }\mu\text{m}$ の円形の SiO_2 膜を形成し、これをマスクとしてn型の半導体多層膜反射鏡42の途中までウエットエッチングしてメサ状にする。その後、 SiO_2 マスクを残したまま化学気相堆積工程により SiO_2 保護層8を形成し、ポリイミドを塗布して硬化する。次に、反応性イオンビームエッチングにより SiO_2 マスクが露出するまでポリイミドをエッチングして、ポリイミド層9を形成した。続いて、メサの上部の SiO_2 マスクを除去して平坦な面を得た。

【0058】この後、リフトオフ法によりリング状のp側電極10を形成した。更に、スッパタ蒸着法により誘電体多層膜反射鏡11を形成し、n側電極12を形成した。誘電体多層膜反射鏡11は、誘電体中で1/4波長厚の高屈折率アモルファスSi層と誘電体中で1/4波長厚の低屈折率 SiO_2 層を交互に積層して構成した。その積層数を5対とした。

【0059】本面発光半導体レーザは、室温において $1.3\text{ }\mu\text{m}$ の波長で安定にレーザ発振し、潮解性のある材料を用いてないので、10万時間以上の長い素子寿命を有した。

【0060】次に、活性層44のGaInNAsの組成比を別の所定の値に変えて、発振波長が $1.55\text{ }\mu\text{m}$ の面発光半導体レーザを作製した。 $1.3\text{ }\mu\text{m}$ 及び $1.55\text{ }\mu\text{m}$ の両波長は、光ファイバ通信で用いられる波長帯と一致する。両半導体レーザとも、集積してアレイ素子として構成することが可能であるほか、単体の素子として利用することもできる。単体の素子を光ファイバ通信システムの光源用に用いた。

【0061】なお、本実施例は、発振波長を1.3 μm 及び1.55 μm としたものであるが、GaInNAsの組成比を更に変えて波長を一層長くすることが可能である。前記したようにバンドギャップを0 eVにすることが原理的に可能であるので、波長を限りなく長くすることが可能であるが、反射鏡の実現性の点から波長は赤外線

の範囲となる。
【0062】＜実施例4＞本発明の面発光半導体レーザを実装基板にフリップチップボンディングにより実装するとともに、面型フォトディテクタを同基板に同じくフリップチップボンディングにより実装した光送受信モジュール（光コネクション装置）を図8、図9に示す。図8は、面発光半導体レーザの基板への実装形態を示す断面図、図9は、光送受信モジュールの構造図である。

【0063】図8において、81は面発光半導体レーザ、82は実装基板、83は半田バンプ、84は半導体レーザ81の一方の電極、85は半導体レーザ81の他方の電極を示す。半導体レーザ81として、図2に示した素子を採用したが、図7に示した素子を用いることが可能である。

【0064】面型フォトディテクタの実装形態は図示していないが、図8の半導体レーザ81を面型フォトディテクタに置き換えた構造で示すことができる。面型フォトディテクタは、光波長が1.3 μm 帯の場合、InGaAs材料のものを採用した。この材料により良好な光電変換効率を得ることができる。なお、光波長が可視光帯の場合は、Si材料のものを採用することが製作コストと光電変換効率の両面から有利である。

【0065】図8に示したフリップチップボンディングにより、光送受信モジュールにおいて、高速駆動と実装プロセスの簡素化及び位置合わせの容易性を得ることができる。フリップチップボンディングにおいては、図8に示すように、半導体レーザ81への電流供給用の電極84、85は、同一素子上面に形成される。レーザ光の出射は、素子面とは逆の素子基板裏面から行なわれる。フォトディテクタの場合も同様にレーザ光の入射が素子面とは逆の素子基板裏面から行なわれる。

【0066】素子（半導体レーザ81及びフォトディテクタ）を実装する基板82には、広帯域の回路及び配線が実装されており、その帯域は、光送受信モジュールの駆動周波数以上である。このような広帯域の基板82のボンディングパット上に半田バンプを配置した。実装は、素子を裏返しにし、基板82を半田溶解温度以上に熱した状態で素子のボンディングパットと半田バンプを接触させて両者を接着することにより行なった。

【0067】このフリップチップボンディングは、一般的に採用されるワイヤボンディングに比べてインダクタンスを低減することができるため、素子の高速駆動に有利である。また、基板82への実装工程も簡単であり、位置ずれを小さくすることができるため高精度の位置合

わせを容易に実現することができる。

【0068】なお、図8では素子1個を示したが、複数の素子を素子基板上に集積し、素子毎に電極を設け、集積した素子を同時に基板82に実装することが可能である。

【0069】次に、図9において、92は、半導体レーザ81及びフォトディテクタに結合する光ファイバ、93は、光ファイバ92を収容するファイバフェルル、90は、ファイバフェルル93を案内するファイバフェルルガイド、94は、ファイバフェルル93を精度良く固定するためのガードシェルフ、91は入出光信号、95は出射光信号、96は入射光信号、97は、半導体レーザ81をアレイ状に集積した面発光レーザアレイ、98は、フォトディテクタをアレイ状に集積した面型フォトディテクタアレイ、99は、面発光レーザアレイ97及びフォトディテクタアレイ98を駆動するための駆動用IC、913は、実装基板82を6搭載するマザーボード、911は、実装基板82をマザーボード913に接続するための実装基板82側の信号ピンアレイ、912は、信号ピンアレイ911を受けるためのマザーボード913側の信号ピンソケットを示す。

【0070】マザーボード913からの電気信号は、本送受信モジュール内で光信号に変換され、逆に光信号が電気信号に変換される。電気信号は、光信号の形態で光ファイバの中を伝送する。面発光半導体レーザ97及びフォトディテクタは、1次元アレイの形状にモノリシック集積されて形成される。なお、1次元アレイに限らず、2次元アレイとすることが可能である。これらのアレイ97、98は、図8に示したフリップチップボンディングにより実装基板82上に実装される。そして、実装基板82にアレイ97、98を駆動するための駆動回路を収容した集積回路を搭載した。このような実装により、配線長が著しく短くなり、配線に伴う帯域の劣化を抑圧することができた。

【0071】アレイ97、98の素子毎に用いる光ファイバとして、リボン型光ファイバ92を採用した。光ファイバの端面とアレイ97、98の素子とを近接して配置することによって、レンズ等の光学素子を用いることなく、両者を光学的に結合した。光ファイバのコア径が50 μm であり、素子の光入出射径も同等の50 μm である場合、両者の間隔を10 μm 以下とすることにより、50%を越える高効率の光学的結合効率を実現することができる。また、この際の位置合わせ余裕度は、50%のパワー変動を許容すると、実現容易な $\pm 5 \mu\text{m}$ 程度となる。

【0072】マザーボード913を収容する装置へマザーボード913の組み込む場合、リボン型光ファイバ92とマザーボード913とが平行な位置関係にあることが望ましい。そのため、アレイ97、98の各素子を光ファイバ端面に垂直に配置するよう実装基板82をマザ

ーボード 913 に垂直に配置した。実装基板 82 とマザーボード 913 とは、信号ピンアレイ 911 と信号ピンソケット 912 とにより電氣的に接続される。

【0073】リボン型光ファイバ 92 は、ファイバフェルル 93 とファイバフェルルガイド 90 からなるガイド機構により、アレイ 97、98 の各素子との位置関係が確保される。

【0074】なお、アレイ 97、98 の各素子を外気から遮断するため、同各素子の上面を厚さ 7 μm のアクリル材料の膜で被った。なお、この材料に限らず、光ファイバ端面と素子との光結合状態を乱さない厚さと屈折率を有するその他の薄膜状物質を用いることができる。

【0075】以上の光送受信モジュールの構成により、部品点数の削減と、光ファイバと素子の位置合わせの高精度化を実現することができた。その結果、モジュールとしての利便性、モジュール実装の経済性、位置合わせ余裕度のそれぞれを向上させることができた。

【0076】

【発明の効果】本発明によれば、反射鏡に屈折率差が大きい半導体材料を使用するので、少ない積層数で所望の反射率を得ることができる。また、同材料に潮解性がない材料を採用するので、長寿命の面発光半導体レーザを実現することができる。積層数が少ないので、レーザの高さを低くすることが可能になり、ほかの半導体素子と集積することが容易となる。そのため、高集積の光送信モジュール及び光送受信モジュールを実現することができる。また、GaInNAs 材料を活性層に用いるので、波長が 1.3 μm 及び 1.55 μm のレーザ光を室温で安定に発振することができる。本面発光半導体レーザは、以上の特徴を有するので、光インタコネクション装置、コンピュータ、並列情報処理装置及び光ファイバ通信システム等に広く利用することができる。

【図面の簡単な説明】

【図 1】低屈折率材料と高屈折率材料の屈折率特性を説明するための曲線図。

【図 2】本発明に係る面発光半導体レーザの第 1 の実施例を説明するための断面図。

【図 3】本発明に係る光送信モジュールの例を説明するための配置構成図。

【図 4】図 3 の光送信モジュールを利用した並列情報処理装置の例を説明するための配置構成図。

【図 5】本発明の面発光半導体レーザの第 2 の実施例を説明するための断面図。

【図 6】多層膜反射鏡の積層数と反射率の関係を説明するための曲線図。

【図 7】本発明の面発光半導体レーザの第 3 の実施例を説明するための断面図。

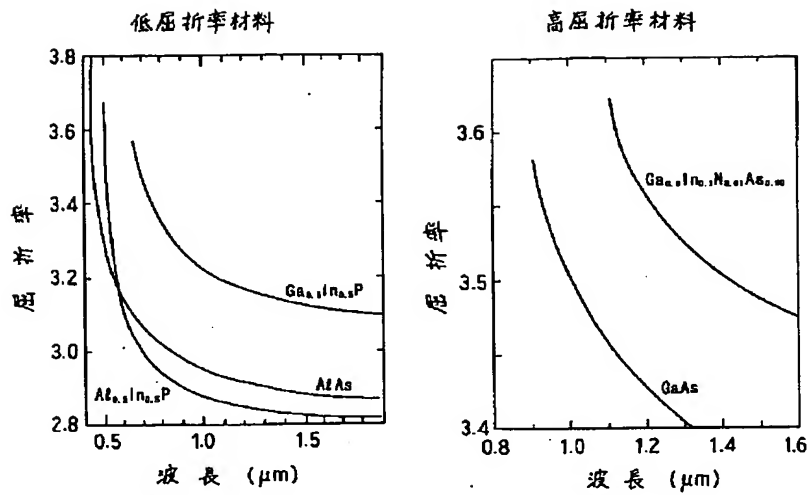
【図 8】本発明の第 4 の実施例を説明するための素子実装断面図。

【図 9】本発明の第 4 の実施例を説明するための光送受信モジュール構造図。

【符号の説明】

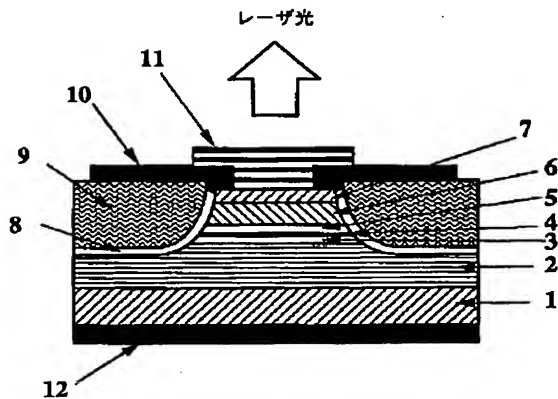
- 1...n-GaAs 基板
- 2...n 型 AlInP/GaAs 半導体多層膜反射鏡
- 4...GaInAs/GaAs 歪量子井戸活性層
- 9...ポリイミド保護層
- 10, 28...p 側電極
- 11...誘電体多層膜反射鏡
- 12, 29...n 側電極
- 20...半絶縁性 GaAs 基板
- 21...n-GaAs バッファ層
- 22...n 型 AlInP/GaInNAs 半導体多層膜反射鏡
- 24...GaInAs/GaInPAs 応力補償型量子井戸活性層
- 26...p 型 AlInP/GaInNAs 半導体多層膜反射鏡
- 30...ソース電極
- 31...ゲート電極
- 33...ドレイン電極
- 33...Al 配線
- 42...n 型 GaInP/GaInNAs 半導体多層膜反射鏡
- 44...GaInNAs 無歪活性層
- 50, 81...面発光半導体レーザ
- 51...レーザアレイ素子
- 61...光送信モジュール
- 82...実装基板
- 83...半田バンプ
- 84...半導体レーザの一方の電極
- 85...半導体レーザの他方の電極
- 54, 92...光ファイバ
- 91...入出光信号
- 95...出射光信号
- 96...入射光信号
- 97...面発光レーザアレイ
- 98...面型フォトディテクタアレイ
- 913...マザーボード

【図1】



【図2】

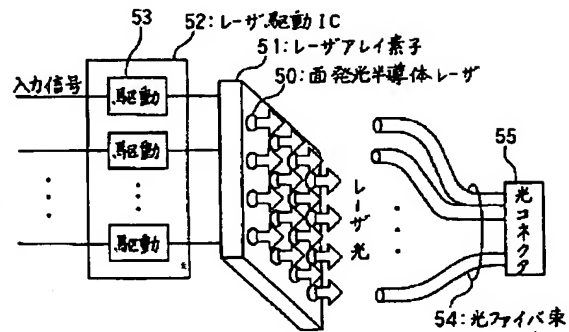
図 2



- 1...n-GaAs 基板
 2...n型AlInP/GaAs 半導体多層膜反射鏡
 4...GaInAs/GaAs 量子井戸活性層
 11...誘電体多層膜反射鏡

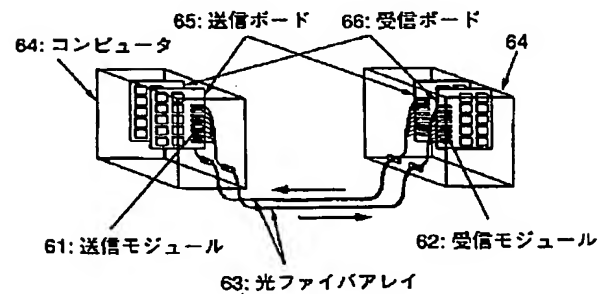
【図3】

図 3



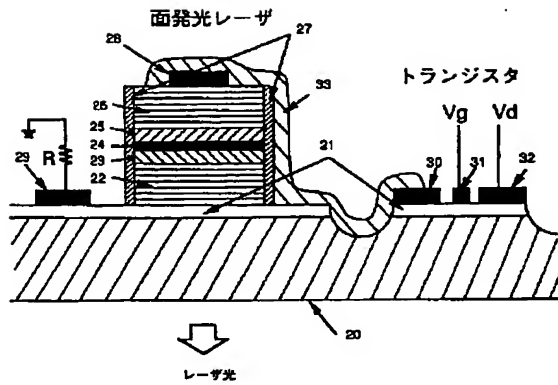
【図4】

図 4



【図5】

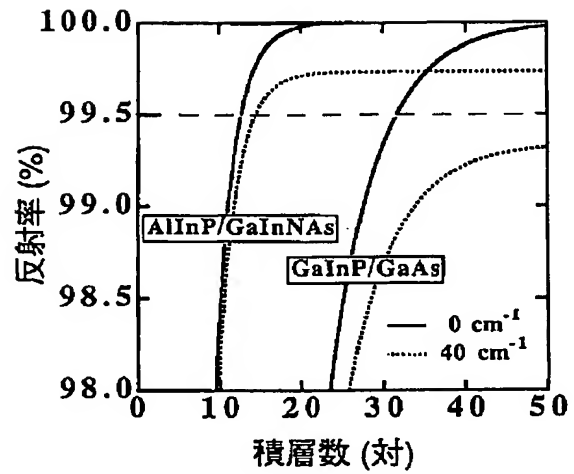
図 5



- 20…半絶縁性GaAs 基板
 21…n-GaAs バッファ層
 22…n型AlInP/GaInNAs 半導体多層膜反射鏡
 24…GaInAs/GaInPAs 応力補償型量子井戸活性層
 26…p型AlInP/GaInNAs 半導体多層膜反射鏡
 30…ソース電極
 31…ゲート電極
 32…ドレイ電極
 33…Al配線

【図6】

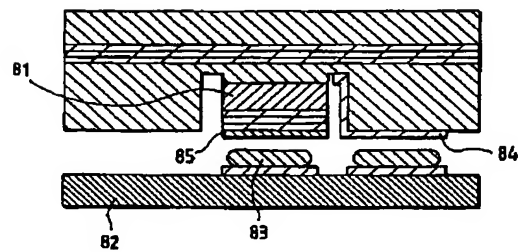
図 6



【図8】

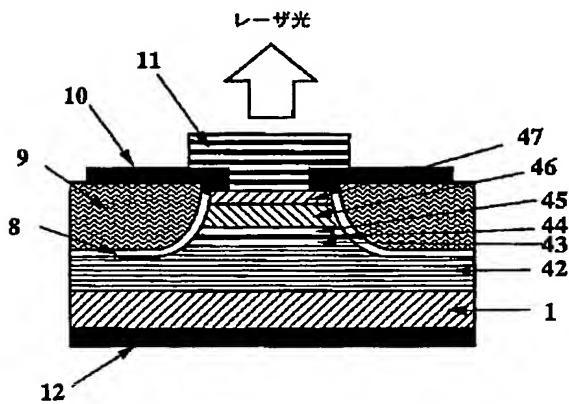
図 8

レーザー光



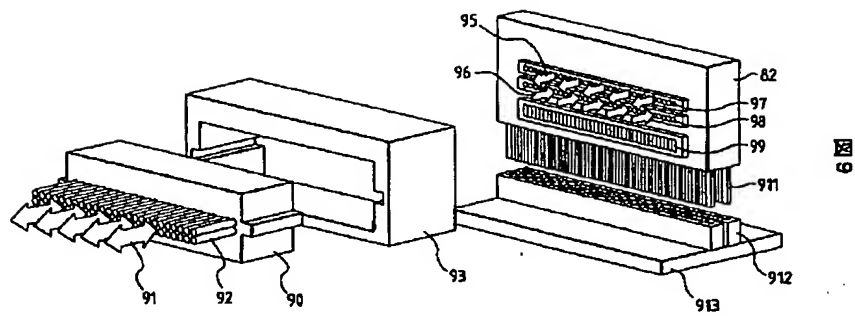
【図7】

図 7



- 1…n-GaAs 基板
 11…誘電体多層膜反射鏡
 12…n型GaInP/GaInNAs 半導体多層膜反射鏡
 44…GaInNAs 無型活性層

【図9】



フロントページの続き

(72)発明者 魚見 和久
 東京都国分寺市東恋ヶ窪一丁目280番地
 株式会社日立製作所中央研究所内